

DIALOG(R)File 352:Derwent WPI

(c) 2003 Thomson Derwent. All rts. reserv.

011029685 \*\*Image available\*\*

WPI Acc No: 1997-007609/199701

XRAM Acc No: C97-002030

XRPX Acc No: N97-006844

Sputtering appts. - in which insulator ceramic film is coated onto  
surfaces of components surrounding target

Patent Assignee: ULVAC CORP (ULVA )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8277461	A	19961022	JP 9581244	A	19950406	199701 B

Priority Applications (No Type Date): JP 9581244 A 19950406

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 8277461	A	9	C23C-014/00	

Abstract (Basic): JP 8277461 A

In the sputtering appts., the insulator ceramic film is coated onto  
surfaces of components surrounding the target (3) and the substrate (8)  
employing one vapour deposition process.

USE - To provide the sputtering appts., resulting much inhibited  
generation of abnormal discharge and dust, promising long term stable  
operation.

Dwg. 1/2

Title Terms: SPUTTER; APPARATUS; INSULATE; CERAMIC; FILM; COATING; SURFACE;  
COMPONENT; SURROUND; TARGET

Derwent Class: L03; M13; U11; V05

International Patent Class (Main): C23C-014/00

International Patent Class (Additional): C23C-014/34; H01L-021/203;

H01L-021/285

File Segment: CPI; EPI

DIALOG(R)File 347:JAPIO  
(c) 2003 JPO & JAPIO. All rts. reserv.

05321961    \*\*Image available\*\*  
SPUTTERING DEVICE AND FORMATION OF DIELECTRIC FILM

PUB. NO.:        08-277461 [JP 8277461 A]  
PUBLISHED:      October 22, 1996 (19961022)  
INVENTOR(s):    TANI NORIAKI  
                 NAKAMURA KYUZO  
                 SUZUKI IKUO  
                 SUU KOUKOU  
                 ISHIKAWA MICHIO  
APPLICANT(s):   ULVAC JAPAN LTD [352286] (A Japanese Company or Corporation),  
                 JP (Japan)  
APPL. NO.:      07-081244 [JP 9581244]  
FILED:          April 06, 1995 (19950406)  
INTL CLASS:     [6] C23C-014/00; C23C-014/34; H01L-021/203; H01L-021/285  
JAPIO CLASS:    12.6 (METALS -- Surface Treatment); 42.2 (ELECTRONICS --  
                 Solid State Components)  
JAPIO KEYWORD: R004 (PLASMA)

#### ABSTRACT

PURPOSE: To provide the sputtering device for forming a dielectric film with the generation of the abnormal discharge and dust minimized in the sputtering device in sputtering and capable of maintaining a stabilized plasma discharge for a long time.

CONSTITUTION: The device parts 7 having a ground potential are provided around the opposed substrate 8 and target 3, and a dielectric film is formed on the substrate by using the ceramic target 3. In this sputtering device 1, at least the surface of the parts 7 on the space 14 side wherein plasma is coated with an insulating ceramic film consisting of Al(sub 2)O(sub 3), TiO(sub 2), SiO(sub 2), ZrO(sub 2), MgO or B(sub 4)C in 0.1-5000.mu.m thickness by CVD, PVD, sputtering, coating or thermal spraying.

(19) 日本国特許庁 (J P)

# 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-277461

(43) 公開日 平成8年(1996)10月22日

(51) Int. Cl.<sup>6</sup>  
C23C 14/00  
14/34  
H01L 21/203  
21/285

識別記号

F I  
C23C 14/00 Z  
14/34 T  
H01L 21/203  
21/285 S

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願平7-81244

(22) 出願日 平成7年(1995)4月6日

(71) 出願人 000231464

日本真空技術株式会社  
神奈川県茅ヶ崎市萩園2500番地

(72) 発明者 谷 典明

千葉県山武郡山武町横田523 日本真空技  
術株式会社千葉超材料研究所内

(72) 発明者 中村 久三

千葉県山武郡山武町横田523 日本真空技  
術株式会社千葉超材料研究所内

(72) 発明者 鈴木 郁生

千葉県山武郡山武町横田523 日本真空技  
術株式会社千葉超材料研究所内

(74) 代理人 弁理士 北村 欣一 (外 2 名)

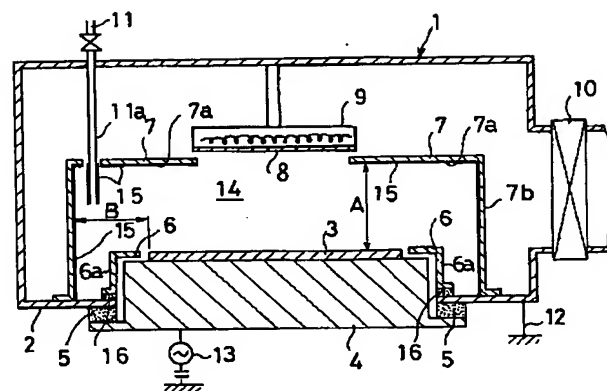
最終頁に続く

(54) 【発明の名称】 スパッタリング装置および誘電体膜の成膜方法

(57) 【要約】

【目的】 スパッタ中にスパッタリング装置内の異常放電やダストの発生が極めて少なく、長時間に亘って安定したプラズマ放電が維持出来る誘電体膜成膜用のスパッタリング装置。

【構成】 対向する基板とターゲットの周囲にアース電位の装置部品を備え、セラミックターゲットを用いて基板上に誘電体膜を得るスパッタリング装置において、前記装置部品の少なくともプラズマが存在する空間側の表面がCVD法、PVD法、スパッタ法、塗布法、または溶射法により厚さ $0.1\mu\text{m}$ ~ $5000\mu\text{m}$ の $\text{Al}_2\text{O}_3$ 、 $\text{TiO}_2$ 、 $\text{SiO}_2$ 、 $\text{ZrO}_2$ 、 $\text{MgO}$ 、 $\text{B}_4\text{C}$ から成る絶縁性セラミックス膜のいずれかで被覆されたスパッタリング装置。



## 【特許請求の範囲】

【請求項 1】 対向する基板とターゲットの周囲にアース電位の装置部品を備え、セラミックスターゲットを用いて基板上に誘電体膜を得るスパッタリング装置において、前記装置部品の少なくともプラズマが存在する空間側の表面が絶縁体で覆われていることを特徴とするスパッタリング装置。

【請求項 2】 前記絶縁体は CVD 法、PVD 法、スパッタ法、塗布法または溶射法により  $0.1\mu\text{m}\sim 5000\mu\text{m}$  の厚さにコーティングした  $\text{Al}_2\text{O}_3$ 、 $\text{TiO}_2$ 、 $\text{SiO}_2$ 、 $\text{ZrO}_2$ 、 $\text{MgO}$ 、 $\text{B}_2\text{C}$  から成る絶縁性セラミックス膜のいずれかであることを特徴とする請求項第 1 項に記載のスパッタリング装置。

【請求項 3】 前記誘電体膜は  $\text{SrTiO}_3$ 、 $\text{BaTiO}_3$ 、 $(\text{BaSr})\text{TiO}_3$ 、 $\text{PbTiO}_3$ 、 $(\text{PbLa})\text{TiO}_3$ 、 $\text{Pb}(\text{ZrTi})\text{O}_3$ 、 $(\text{PbLa})(\text{ZrTi})\text{O}_3$ 、 $\text{Ta}_2\text{O}_5$  のいずれかであることを特徴とする請求項第 1 項または第 2 項に記載のスパッタリング装置。

【請求項 4】 対向する基板とターゲットの周囲にアース電位の装置部品を備えるスパッタリング装置を用いて、セラミックスターゲットにスパッタリングを施して基板上に誘電体膜を成膜する誘電体膜の成膜方法において、前記スパッタリング装置は前記装置部品の少なくともプラズマが存在する空間側の表面が絶縁体で覆われている装置であり、前記誘電体膜は  $\text{SrTiO}_3$ 、 $\text{BaTiO}_3$ 、 $(\text{BaSr})\text{TiO}_3$ 、 $\text{PbTiO}_3$ 、 $(\text{PbLa})\text{TiO}_3$ 、 $\text{Pb}(\text{ZrTi})\text{O}_3$ 、 $(\text{PbLa})(\text{ZrTi})\text{O}_3$ 、 $\text{Ta}_2\text{O}_5$  のいずれかであることを特徴とする誘電体膜の成膜方法。

【請求項 5】 前記絶縁体は CVD 法、PVD 法、スパッタ法、塗布法または溶射法により  $0.1\mu\text{m}\sim 5000\mu\text{m}$  の厚さにコーティングした  $\text{Al}_2\text{O}_3$ 、 $\text{TiO}_2$ 、 $\text{SiO}_2$ 、 $\text{ZrO}_2$ 、 $\text{MgO}$ 、 $\text{B}_2\text{C}$  から成る絶縁性セラミックス膜のいずれかであることを特徴とする請求項第 4 項に記載の誘電体膜の成膜方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明はスパッタリング装置および誘電体膜の成膜方法に関し、更に詳しくは、高い誘電率を有する誘電体膜を得るためのスパッタリング装置および誘電体膜の成膜方法に関する。

## 【0002】

【従来の技術】従来の誘電体膜を得るためのスパッタリング装置としては図 2 に示すスパッタリング装置 a が知られている。

【0003】図 2 示のスパッタリング装置 a において、b は金属製の真空チャンバー、c は目的とする誘電体膜を得るためのセラミックスターゲット、d はスパッタカソード、e はスパッタカソード d をアース電位である真

空チャンバー b から絶縁するための絶縁板、f はアースシールド、g は防着板、h は表面に誘電体膜を成膜するためセラミックスターゲット c に対向配置された基板、i は基板 h を加熱するヒータを備えた基板ホルダー、j は真空チャンバーの排気口バルブ、k はスパッタガスを真空チャンバー b 内に導入するためのガス導入パイプ、l は真空チャンバー b をアース電位にするためのアース板、m はスパッタカソード d に電力を印加するための RF 電源を示す。

【0004】これら装置部品のうち防着板 g はスパッタリングされたセラミックスターゲット c のスパッタ粒子が飛散し、真空チャンバー b 内のいたるところに付着して内壁が汚染されることを防ぐため基板 h とターゲット c の周囲に設置されているのが一般的である。

【0005】そして、ある程度長時間、基板 h 上に誘電体膜を成膜しても防着板 g が設置されているため、真空チャンバー b の内壁はほとんど汚れず、防着板 g が基板 h とターゲット c の周囲に配置された装置部品のアースシールド f およびガス導入パイプ k の先端部分を除いて基板 h 以外の部分にセラミックスターゲット c の膜が付着するのを妨げている。

【0006】また、適当な成膜時間の経過後、セラミックスターゲット c の膜が付着した防着板 g、アースシールド f およびガス導入パイプ k の先端部分を交換するか、或いは防着板 g を取り外して洗浄することで、繰り返し成膜を続行することが出来る。

【0007】防着板 g およびガス導入パイプ k は一般に例えばステンレス材のような金属材料で作製されていることが多く、真空チャンバー b の内壁に取付けられているので、その電位はアース電位である。また、アースシールド f は当然アース電位である。

【0008】基板 h とセラミックスターゲット c の周囲に配置されたこれらのアース電位の装置部品のプラズマが存在する空間側の表面にセラミックスターゲット c から飛び出したスパッタ粒子が堆積すると、堆積した膜が絶縁性膜である場合には、スパッタ開始後、しばらくした後、絶縁性膜が堆積する側の表面において、小さなアーキングが発生し始め、このアーキングはやがてそれら表面のいたるところで起こり始める。放電を停止し、これら装置部品の表面を観察すると、アーキングが生じた跡がそれら表面に残り、同時に白っぽい粉が付着していた。このような粉は真空チャンバー b 内を汚染し、多くの場合成膜する基板 h にも取り込まれるので好ましくない。

【0009】この粉の発生原因は以下のメカニズムによる。アース電位である装置部品のプラズマが存在する空間側の表面に絶縁性膜が堆積し始める。一方、防着板 g の内側表面とセラミックスターゲット c および基板 h に囲まれた空間はプラズマが広がっており、マグネトロンスパッタ法の場合にはセラミックスターゲット c 表面の

10

20

30

40

50

漏洩磁場強度にもよるが、いずれにしても成膜速度を速くするためにスパッタカソード d に印加するパワーが大きくなると防着板 g の付近までプラズマは広がる。

【 0 0 1 0 】 この時、堆積する膜が金属膜の場合には何ら問題は生じないが、絶縁性膜の場合には次のような現象が起こる。

【 0 0 1 1 】 即ち、これら装置部品の上に絶縁性膜が堆積し、その絶縁性膜がプラズマに晒されている、もしくはプラズマが近傍に存在しているとその位置でのプラズマ電位により絶縁性膜の表面には正または負の電荷が蓄積される。

【 0 0 1 2 】 一般的にその電荷の絶対値は数 V から数十 V 程度チャージアップする。これら装置部品の上には当初ごく薄い膜が堆積するが、ごく薄い膜では膜が絶縁破壊する電圧、即ち、耐圧が低く、その時にこのような電荷が絶縁性膜表面に蓄積すると、これら装置部品がアース電位であるため、絶縁性膜表面の電荷は膜の厚さ方向にアース電位側へと膜を絶縁破壊しながら移動する。

【 0 0 1 3 】 絶縁破壊された箇所にはピンホールや膜剥離が生じ、その部分は再び装置部品の金属アース面が露出する。そして再びその部分に絶縁性膜が堆積し始めると、前記と同様に膜表面のチャージアップと膜の絶縁破壊を繰り返し、これら装置部品の表面がいたるところでこの状態を繰り返す。即ち、先に述べた防着板 g、アースシールド f およびガス導入パイプ k の先端部分の表面のいたるところで生じる小さなアーキングはこの状態が発生しているのである。

【 0 0 1 4 】 この時、絶縁性膜は絶縁破壊によりミクロに膜が剥離するのでこれら装置部品の表面はいたるところから剥離した細かい粉が発生している。このような粉は成膜ダストとなり基板 h 上に堆積させる誘電体膜中に混入し、成膜不良を引き起こすので好ましくない。

【 0 0 1 5 】 従って、このようなダストが発生しないようにするために、

I 絶縁性膜上に電荷が蓄積しないようにする。特に、防着板 g の内側表面がプラズマに晒されないように防着板 g とターゲット c の間の距離を出来るだけ離すか、プラズマが広がらないようにする。

II 絶縁性膜上に電荷が蓄積されても、その電荷がアース電位に向って放電し、絶縁破壊を起こさないようにする。

の 2 通りの手段がある。

【 0 0 1 6 】

【発明が解決しようとする課題】 前記 I の手段に関しては真空チャンパー内の寸法的な制約があり、無限に離すことは出来ないし、また、長時間連続成膜し続けるとやがては絶縁性膜を破壊する印加電界を与えるだけの電荷が防着板 g 内面に堆積した絶縁性膜表面に蓄積してしまう。一方、前記 II の手段に対しては例えば防着板 g をアース電位にしない、即ち、防着板 g を絶縁板で真空チャ

ンバーのアース電位から切りはなしてやったり、防着板 g そのものを金属材料ではなく、絶縁体材料で作製すれば絶縁性膜上に蓄積された電荷をアース電位に放電することが出来なくなり、堆積した絶縁性膜の表面に蓄積されたままで絶縁破壊を引き起こさないのではないかということとは容易に予想できる。

【 0 0 1 7 】 しかし、実際にはプラズマの発生はスパッタカソードと周囲のアースとの間に電流が流れることによって放電が維持されるわけであるから、前記のようにスパッタカソードの周囲にアース電位が極端に少ない場合、放電が不安定で、極端な場合放電が持続できなくなってしまうという問題がある。

【 0 0 1 8 】 本発明はかかる前記問題点を解消し、基板とターゲットの周囲に配置された装置部品からの発塵がなく、かつ安定した放電が維持出来るスパッタリング装置および誘電体膜の成膜方法を提供することを目的とする。

【 0 0 1 9 】

【課題を解決するための手段】 本発明のスパッタリング装置は、対向する基板とターゲットの周囲にアース電位の装置部品を備え、セラミックターゲットを用いて基板上に誘電体膜を得るスパッタリング装置において、前記装置部品の少なくともプラズマが存在する空間側の表面が絶縁体で覆われていることを特徴とする。

【 0 0 2 0 】 また、前記絶縁体は  $Al_2O_3$ 、 $TiO_2$ 、 $SiO_2$ 、 $ZrO_2$ 、 $MgO$ 、 $B_4C$  等の絶縁性セラミックスを CVD 法、PVD 法、スパッタ法、塗布法または溶射法によりコーティングしてもよい。更に、その厚みは  $0.1\mu m \sim 5000\mu m$  程度としてもよい。

【 0 0 2 1 】 また、前記誘電体膜を  $SrTiO_3$ 、 $BaTiO_3$ 、 $(BaSr)TiO_3$ 、 $PbTiO_3$ 、 $(PbLa)TiO_3$ 、 $Pb(ZrTi)O_3$ 、 $(PbLa)(ZrTi)O_3$ 、 $Ta_2O_5$  のいずれかとしてもよい。

【 0 0 2 2 】 本発明の誘電体膜の成膜方法は、前記スパッタリング装置を用いて行うものであり、更に詳しくは、対向する基板とターゲットの周囲にアース電位の装置部品を備えるスパッタリング装置を用いて、セラミックターゲットにスパッタリングを施して基板上に誘電体膜を成膜する誘電体膜の成膜方法において、前記スパッタリング装置は前記装置部品の少なくともプラズマが存在する空間側の表面が絶縁体で覆われている装置であり、前記誘電体膜は  $SrTiO_3$ 、 $BaTiO_3$ 、 $(BaSr)TiO_3$ 、 $PbTiO_3$ 、 $(PbLa)TiO_3$ 、 $Pb(ZrTi)O_3$ 、 $(PbLa)(ZrTi)O_3$ 、 $Ta_2O_5$  のいずれかであることを特徴とする。

【 0 0 2 3 】 この時、装置部品の少なくともプラズマが存在する空間側の表面を覆う絶縁体は  $Al_2O_3$ 、 $TiO_2$ 、 $SiO_2$ 、 $ZrO_2$ 、 $MgO$ 、 $B_4C$  等の絶縁性セラミックスを CVD 法、PVD 法、スパッタ法、塗布法または溶射法によりコーティングしてもよい。更に、その厚

みは $0.1\mu\text{m}\sim 5000\mu\text{m}$ 程度としてもよい。

#### 【0024】

【作用】セラミックスターゲットを用いてスパッタリング法にて誘電体膜を成膜する本発明のスパッタリング装置は、対向する基板とターゲットの周囲に配置されたアース電位の装置部品のプラズマが存在する空間側の表面が絶縁体層に覆われているので、該絶縁体層にスパッタ膜が堆積し始め、その表面に電荷が蓄積されても、その電荷が作る電界よりも耐圧の高い絶縁体層が既に存在するため、電荷が装置部品のアース電位側へ向って放電せず、従って、スパッタ膜と絶縁体層を絶縁破壊しないので、粉やダストを発生せず、真空チャンパー内は清浄な雰囲気中で成膜が行える。

【0025】また、スパッタリング装置の前記装置部品は絶縁体層をはさんではいるが、その厚さがあまり厚くない場合には誘電体膜が堆積してもRF的にはアース電位となり得るので、長時間安定した放電が維持出来る。

【0026】その結果、ダストの混入が極めて少ない誘電体膜が基板上に成膜される。

#### 【0027】

【実施例】本発明において、防着板やアースシールド等の装置部品の少なくともプラズマが存在する空間側の表面を被覆する絶縁体である絶縁性セラミックス膜の厚さを $0.1\mu\text{m}$ ないし $5000\mu\text{m}$ としたのは、絶縁性セラミックス膜の厚さが $0.1\mu\text{m}$ に満たない場合は、耐圧が低く蓄積された電荷により絶縁性セラミックス膜もろとも絶縁破壊されるために発塵の原因となり、また、絶縁性セラミックス膜の厚さが $5000\mu\text{m}$ を超えた場合は、アース電位が厚いセラミックス膜を介して存在するのでアースが不十分となり、RFプラズマが安定放電できないからである。

【0028】次に添付図面に従って本発明の誘電体膜の成膜方法の具体的実施例を比較例と共に説明する。

#### 【0029】実施例1

図1は本発明のスパッタリング装置1の1実施例を示す。

【0030】図中、2は金属製の真空チャンパー、3は目的とする誘電体膜を得るためのセラミックスターゲット、4はスパッタカソード、5はスパッタカソード4をアース電位である真空チャンパー2から絶縁するための絶縁板、6はアースシールド、7は防着板、8は表面に誘電体膜を成膜するための基板、9は基板8を加熱するヒータを備えた基板ホルダー、10は真空チャンパーの排気口バルブ、11はスパッタガスを真空チャンパー内に導入するためのガス導入パイプ、12は真空チャンパー2をアース電位にするためのアース板、13はスパッタカソード3に電力を印加するためのRF電源を示す。

【0031】前記装置構成は従来のスパッタリング装置と変わりはないが、本発明の特徴に従って、基板8とセラミックスターゲット3の周囲に配置されたアース電位

の装置部品の一つである防着板7を厚さ2mmのステンレス材(SUS304)で作製し、そのプラズマが存在する空間14側の表面7a並びにその他の装置部品であるガス導入パイプ11の表面11aに溶射法により厚さ $50\mu\text{m}$ の $\text{Al}_2\text{O}_3$  (酸化アルミニウム)の絶縁性セラミックス膜15を夫々形成した。

【0032】また、プラズマが存在しない防着板7の裏面7b側に銅(Cu)板を用いて真空チャンパー2を介して結線してアース板12により電氣的にアース電位となるようにした。

【0033】また、アースシールド5は真空チャンパー2に絶縁板16を介して接続して真空チャンパー2と絶縁状態とし、アース電位の真空チャンパー2から電氣的にフローティング電位としたために、特にその表面に絶縁性膜を形成しなかった。

【0034】また、基板ホルダー9もフローティング電位であるため、特にその表面に絶縁性膜を形成しなかった。

【0035】そして、本実施例ではセラミックスターゲット3として直径150mm、厚さ4mmの $\text{SrTiO}_3$  (チタン酸ストロンチウム)を用い、該セラミックスターゲット3をスパッタリング装置1の真空チャンパー2内に取付けた。

【0036】また、基板8として3インチシリコンウェハを用い、基板8を基板ホルダー9に保持した。基板の電位はフローティング電位である。

【0037】また、セラミックスターゲット3表面から防着板7表面までの距離Aを55mm、セラミックスターゲット3端から防着板7の側面までの距離Bを45mmとした。

【0038】そして、真空チャンパー2内を排気口バルブ10より圧力 $1\times 10^{-4}\text{Pa}$ まで排気した後、ガス導入パイプ11より20% $\text{O}_2$  (酸素)ガスを混合したAr (アルゴン)ガスから成るスパッタガスを真空チャンパー2内に導入し、スパッタガス圧力0.5Paとし、スパッタ電力500WのRFスパッタリング法によりセラミックスターゲット3にスパッタリングを施して、基板ホルダー9により温度400℃に加熱した基板8上に膜厚200nmの $\text{SrTiO}_3$ 膜を成膜した。

【0039】そして、成膜中の放電状態および防着板7の表面7a、アースシールド6の表面6a、ガス導入パイプ11の表面11aの状態を目視により観察したところ、防着板表面、アースシールド表面、ガス導入パイプ表面は何ら変化がなく、プラズマの状態も安定していた。

【0040】また、基板8上に成膜された $\text{SrTiO}_3$ 膜中の大きさ $0.5\mu\text{m}$ 以上のダストの数をレーザーダストモニターで測定したところ、大きさ $0.5\mu\text{m}$ 以上のダストの数の増加は成膜前に比べて16個であった。

【0041】比較例1

図 2 に示す従来の装置を用い、防着板 g を厚さ 2mm のステンレス材 ( S U S 3 0 4 ) で作製し、両面ともアース電位の金属表面が露出した状態とし、また、表面には絶縁体膜を何ら被覆していないアースシールド f およびガス導入パイプ k を用いた以外は、前記実施例 1 と同様の方法で R F スパッタリングを行って、基板上に S r T i O<sub>3</sub> 膜を成膜した。

【 0 0 4 2 】そして、成膜中の放電状態および防着板表面、アースシールド表面、ガス導入パイプ表面の状態を目視により観察したところ、放電開始約 3 0 秒後よりプラズマが存在する防着板表面、アースシールド表面、ガス導入パイプ表面で小さな輝点が観察され始め、時間の経過と共にその個数および範囲とも拡大し、約 2 分後には防着板表面、アースシールド表面、ガス導入パイプ表面のほぼ全面にアーキングによる輝点が観察された。

【 0 0 4 3 】放電開始 60 分経過した後、放電を停止し、真空チャンバー b 内を大気開放して、プラズマが存在していた防着板の表面、アースシールド表面、ガス導入パイプ表面を観察したところ、3 ~ 60 mm 程度の長さの稲妻のような異常放電跡が多数確認でき、小さな白い粉状のものが付着していた。この粉は S r T i O<sub>3</sub> の微粉であった。

【 0 0 4 4 】また、基板上に成膜された S r T i O<sub>3</sub> 膜中の大きさ 0. 5 μ m 以上のダストの数をレーザーダストモニタで測定したところ、ダストの増加は 5 2 2 個であった。

#### 【 0 0 4 5 】比較例 2

図 2 に示す従来の装置を用い、防着板 g を厚さ 2mm のステンレス材 ( S U S 3 0 4 ) で作製し、両面ともアース電位の金属表面が露出した状態とし、また、表面には絶縁体膜を何ら被覆していないアースシールド f およびガス導入パイプ k を用い、また、アースシールド f および防着板 g は真空チャンバー b に絶縁板 ( 図示しないが図 1 の絶縁板 1 6 に同じ ) を介して接続して真空チャンバー b と絶縁状態とし、アース電位の真空チャンバー b から電氣的にフローティング電位とした以外は、前記実施

例 1 と同様の方法で R F スパッタリングを行って、基板上に S r T i O<sub>3</sub> 膜を成膜した。

【 0 0 4 6 】そして、成膜中の放電状態および防着板表面、アースシールド表面、ガス導入パイプ表面の状態を目視により観察したところ、放電開始約直後より防着板、基板、セラミックスターゲット、アースシールドで囲まれた空間のプラズマはゆらゆらと動き、しばしば防着板等の隙間から火柱状にプラズマが吹き出していた。また、放電開始約 3 分後からプラズマが点灯し始め、時間の経過と共に消えている割合が高くなっていった。また、放電中、防着板等の裏面にはアーキング等の異常は認められなかった。いずれにしても放電は不安定な状態であった。

【 0 0 4 7 】また、基板上に成膜された S r T i O<sub>3</sub> 膜中の大きさ 0. 5 μ m 以上のダストの数をレーザーダストモニタで測定したところ、ダストの増加は 1 1 個であった。

【 0 0 4 8 】しかし、実施例 1 と同様に 60 分間成膜したが、得られた膜厚は 110 nm しかなく、成膜速度が不安定であった。

#### 【 0 0 4 9 】実施例 2

防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a に溶射法により形成する A l<sub>2</sub> O<sub>3</sub> の絶縁性セラミックス膜 1 5 の厚さを表 1 に示すように種々変化させた防着板、ガス導入パイプを用いた以外は、前記実施例 1 と同様の方法で基板 8 上に S r T i O<sub>3</sub> 膜を成膜した。

【 0 0 5 0 】そして、成膜中の放電中のプラズマ状態および防着板 7 の表面 7 a、アースシールド 6 の表面 6 a、ガス導入パイプ 1 1 の表面 1 1 a の異常放電状態を目視により観察し、その結果を表 1 に示す。

【 0 0 5 1 】また、基板上に成膜された S r T i O<sub>3</sub> 膜中の大きさ 0. 5 μ m 以上のダストの数をレーザーダストモニタで測定し、その結果を表 1 に示す。

#### 【 0 0 5 2 】

#### 【表 1】

A l <sub>2</sub> O <sub>3</sub> の厚さ ( $\mu$ m)	防着板等の表面 異常放電の状態	プラズマの状態	ダストの増加量 (個)	6 0 分 後 の 得 ら れ た S r T i O <sub>3</sub> の膜厚(nm)
0. 0 5	初期小さなアーキングは 多いが、次第に少なくなる	安 定	2 7 8	1 8 0
0. 1	異常なし	安 定	2 9	2 0 0
1 0	異常なし	安 定	1 9	2 0 0
1 0 0	異常なし	安 定	2 1	2 0 0
5 0 0	異常なし	安 定	1 7	2 0 0
1 0 0 0	異常なし	安 定	3 6	2 0 0
3 0 0 0	異常なし	安 定	2 3	2 0 0
5 0 0 0	異常なし	安 定	3 1	2 0 0
1 0 0 0 0	異常なし	プラズマ ゆらいでいる	1 8	1 5 0

【0 0 5 3】表 1 から明らかなように、防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a に形成した A l<sub>2</sub>O<sub>3</sub>製の絶縁性セラミックス膜 1 5 の厚さが本発明の 0. 1  $\mu$ m ~ 5000  $\mu$ m の範囲内において、防着板 7 の表面 7 a やガス導入パイプ 1 1 の表面 1 1 a 上で異常放電はなく、また、プラズマの状態も安定しているので、膜中にダストが取り込まれたり成膜速度が不安定にならないことが確認された。

【0 0 5 4】前述のように、実施例 1 においてプラズマが存在する空間側の防着板やその他の装置部品の表面にスパッタされた S r T i O<sub>3</sub>膜が形成され、その表面にはプラズマの影響により正または負の電荷が蓄積されるが、アース電位である防着板の金属面との間、即ち防着板表面に A l<sub>2</sub>O<sub>3</sub>の絶縁性セラミックス膜が 50  $\mu$ m の厚さで形成されているため絶縁体層の耐圧が高く、その電荷はアースに逃げるができなく、絶縁破壊を引き起こさない。

【0 0 5 5】従って、その時の小さなアーキングのような異常や、極端なダストの発生を引き起こさない。また、防着板の裏面側、即ちプラズマが存在しない側がアース電位であり、A l<sub>2</sub>O<sub>3</sub>の絶縁体層をはさんではいるが、その厚さが 50  $\mu$ m とあまり厚くないため R F プラズマはゆらいだり、点滅したりすることなく、安定放電が維持出来る。

【0 0 5 6】一方、比較例 1 において基板上への S r T i O<sub>3</sub>膜の成膜中に、プラズマが存在する空間側の防着板、アースシールド、ガス導入パイプの表面にスパッタされたセラミックターゲット材の S r T i O<sub>3</sub>膜が形成され、その表面には正または負の電荷が蓄積され始める。

【0 0 5 7】この防着板、アースシールド、ガス導入パイプの表面にはまだ、ごく薄い膜厚の S r T i O<sub>3</sub>膜し

か形成されていないので、表面に蓄積された電荷がつくる電界によってこの S r T i O<sub>3</sub>膜は絶縁破壊を起こして、電荷がアースに放電すると同時に、この S r T i O<sub>3</sub>膜は粉状になって飛び散り、下地アース金属面が露出する。更に、スパッタが続いているのでその露出した部分に再び S r T i O<sub>3</sub>膜が堆積するが、同様に再び絶縁破壊を繰り返す。その時、防着板表面等に異常放電跡が発生してしまう。このような状態が防着板、アースシールド等の表面一面に発生するので飛び散った粉がダストとなってしまふ。

【0 0 5 8】また、比較例 2 においてはセラミックターゲットの周囲にアース電位が存在しないので、プラズマが安定せず、ゆらぎや点滅するので成膜速度が一定にならないから、実用上使用することは出来ない。

【0 0 5 9】実施例 2 において防着板、ガス導入パイプ等の表面に形成された A l<sub>2</sub>O<sub>3</sub>の絶縁性セラミックス膜の厚さが 0. 05  $\mu$ m と薄い場合は、溶射法では完全にピンホールフリーな膜ではなく、所々でアース面が僅かに露出しているので、このような薄い箇所ではアーキングを起こして A l<sub>2</sub>O<sub>3</sub>の絶縁性セラミックス膜やその上に堆積した薄い S r T i O<sub>3</sub>膜が絶縁破壊を起こしているが、次第に A l<sub>2</sub>O<sub>3</sub>の絶縁性セラミックス膜の上に S r T i O<sub>3</sub>膜が堆積して防着板等の表面が絶縁されると実施例 1 と同じ理由で異常放電がなくなり放電が安定する。

【0 0 6 0】A l<sub>2</sub>O<sub>3</sub>の絶縁性セラミックス膜の厚さが 0. 1  $\mu$ m から 5000  $\mu$ m までは防着板、ガス導入パイプの表面が十分に絶縁されており、かつ防着板、ガス導入パイプは絶縁性セラミックス膜を介しているが、R F 的なアース電位になっているので安定放電が維持出来る。これはプラズマと防着板等のアース電位の間に絶縁性セラミックス膜が存在するが、R F 放電時にはこの絶縁性セ



ラミックス膜があまり厚くないときはアース電位として機能出来る。しかし、絶縁体である絶縁性セラミックス膜の  $\text{Al}_2\text{O}_3$  の膜厚が  $10000\mu\text{m}$  まで厚くなるとプラズマの周囲には R F 的にも十分なアース電位がなく、放電が不安定になる。

#### 【 0 0 6 1 】 実施例 3

防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a に形成する絶縁性セラミックス膜 1 5 を、溶射  $\text{Al}_2\text{O}_3$  膜の代わりに、CVD (Chemical Vapor Deposition) 法により形成した厚さ  $0.1\mu\text{m}$  の  $\text{TiO}_2$  (酸化チタン) 膜とした以外は、前記実施例 1 と同様の方法で基板 8 上に  $\text{SrTiO}_3$  膜を成膜した。

【 0 0 6 2 】そして、成膜中の放電状態および防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a の状態を目視により観察したところ、防着板表面、ガス導入パイプ表面は異常放電はなく、プラズマの状態も安定していた。

【 0 0 6 3 】また、基板上に成膜された  $\text{SrTiO}_3$  膜中の大きさ  $0.5\mu\text{m}$  以上のダストの数をレーザーダストモニタで測定したところ、ダストの増加は 2 7 個であった。

【 0 0 6 4 】また、得られた  $\text{SrTiO}_3$  膜の膜厚は  $200\text{nm}$  であった。

#### 【 0 0 6 5 】 実施例 4

防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a に形成する絶縁性セラミックス膜 1 5 を、溶射  $\text{Al}_2\text{O}_3$  膜の代わりに、これらの表面にヘキサメチルジシロキサンを塗布後焼成して形成した厚さ  $10\mu\text{m}$  の  $\text{SiO}_2$  (酸化ケイ素) 膜とした以外は、前記実施例 1 と同様の方法で基板 8 上に  $\text{SrTiO}_3$  膜を成膜した。

【 0 0 6 6 】そして、成膜中の放電状態および防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a の状態を目視により観察したところ、防着板表面、ガス導入パイプ表面は異常放電はなく、プラズマの状態も安定していた。

【 0 0 6 7 】また、基板上に成膜された  $\text{SrTiO}_3$  膜中の大きさ  $0.5\mu\text{m}$  以上のダストの数をレーザーダストモニタで測定したところ、ダストの増加は 8 個であった。

【 0 0 6 8 】また、60 分間の成膜後得られた  $\text{SrTiO}_3$  膜の膜厚を測定したところ  $200\text{nm}$  であった。

#### 【 0 0 6 9 】 実施例 5

防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a に形成する絶縁性セラミックス膜 1 5 を、溶射  $\text{Al}_2\text{O}_3$  膜の代わりに、スパッタリング法により形成した厚さ  $5\mu\text{m}$  の  $\text{ZrO}_2$  (酸化ジルコニウム) 膜とした以外は、前記実施例 1 と同様の方法で基板 8 上に  $\text{SrTiO}_3$  膜を成膜した。

【 0 0 7 0 】そして、成膜中の放電状態および防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a の状態を

目視により観察したところ、防着板表面、ガス導入パイプ表面は異常放電はなく、プラズマの状態も安定していた。

【 0 0 7 1 】また、基板上に成膜された  $\text{SrTiO}_3$  膜中の大きさ  $0.5\mu\text{m}$  以上のダストの数をレーザーダストモニタで測定したところ、ダストの増加は 3 0 個であった。

【 0 0 7 2 】また、得られた  $\text{SrTiO}_3$  膜の膜厚は  $200\text{nm}$  であった。

#### 【 0 0 7 3 】 実施例 6

防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a に形成する絶縁性セラミックス膜 1 5 を、溶射  $\text{Al}_2\text{O}_3$  膜の代わりに、PVD (Physical Vapor Deposition) 法により形成した厚さ  $50\mu\text{m}$  の  $\text{MgO}$  (酸化マグネシウム) 膜とした以外は、前記実施例 1 と同様の方法で基板 8 上に  $\text{SrTiO}_3$  膜を成膜した。

【 0 0 7 4 】そして、成膜中の放電状態および防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a の状態を目視により観察したところ、防着板表面、ガス導入パイプ表面は異常放電はなく、プラズマの状態も安定していた。

【 0 0 7 5 】また、基板上に成膜された  $\text{SrTiO}_3$  膜中の大きさ  $0.5\mu\text{m}$  以上のダストの数をレーザーダストモニタで測定したところ、ダストの増加は 1 5 個であった。

【 0 0 7 6 】また、基板上に成膜された  $\text{SrTiO}_3$  膜の膜厚は  $200\text{nm}$  であった。

#### 【 0 0 7 7 】 実施例 7

防着板 7 の表面 7 a、ガス導入パイプ 1 1 の表面 1 1 a に形成する絶縁性セラミックス膜 1 5 を、溶射  $\text{Al}_2\text{O}_3$  膜の代わりに、スパッタリング法により形成した厚さ  $0.2\mu\text{m}$  の  $\text{B}_4\text{C}$  (炭化ホウ素) 膜とした以外は、前記実施例 1 と同様の方法で基板 8 上に  $\text{SrTiO}_3$  膜を成膜した。

【 0 0 7 8 】そして、成膜中の放電状態および防着板 7 の表面 7 a、アースシールド 6 の表面 6 a、ガス導入パイプ 1 1 の表面 1 1 a の状態を目視により観察したところ、防着板表面、アースシールド表面、ガス導入パイプ表面は異常放電はなく、プラズマの状態も安定していた。

【 0 0 7 9 】また、基板上に成膜された  $\text{SrTiO}_3$  膜中の大きさ  $0.5\mu\text{m}$  以上のダストの数をレーザーダストモニタで測定したところ、ダストの数の増加は 3 4 個であった。

【 0 0 8 0 】また、基板上に成膜された  $\text{SrTiO}_3$  膜の膜厚は  $200\text{nm}$  であった。

#### 【 0 0 8 1 】 実施例 8 ~ 1 4

セラミックターゲット 3 材として  $\text{SrTiO}_3$  の代わりに  $\text{BaTiO}_3$  (チタン酸バリウム)、 $(\text{BaSr})\text{TiO}_3$  (チタン酸ストロンチウムバリウム)、 $\text{PbTiO}_3$

i O<sub>2</sub>、(チタン酸鉛)、(PbLa)TiO<sub>3</sub>、(チタン酸鉛ランタン)、Pb(ZrTi)O<sub>3</sub>、(ジルコン酸チタン酸鉛)、(PbLa)(ZrTi)O<sub>3</sub>、(ジルコン酸チタン酸鉛ランタン)、Ta<sub>2</sub>O<sub>5</sub>、(酸化タンタル)のいずれかのセラミックターゲットを用いた以外は、前記実施例 1 と同様の方法で基板 8 上に BaTiO<sub>3</sub> 膜、(BaSr)TiO<sub>3</sub> 膜、PbTiO<sub>3</sub> 膜、(PbLa)TiO<sub>3</sub> 膜、Pb(ZrTi)O<sub>3</sub> 膜、(PbLa)(ZrTi)O<sub>3</sub> 膜、Ta<sub>2</sub>O<sub>5</sub> 膜のいずれかを成膜した。

【0082】そして、成膜中の放電状態および防着板 7 の表面 7 a、ガス導入パイプ 11 の表面 11 a の状態を目視により観察したところ、いずれの場合も防着板表面、ガス導入パイプ表面は異常放電はなく、プラズマの状態も安定していた。

【0083】また、基板上に成膜された各膜中の大きさ 0.5 μm 以上のダストの数をレーザーダストモニタで測定したところ、BaTiO<sub>3</sub> 膜のダストの増加は 7 個であり、(BaSr)TiO<sub>3</sub> 膜のダストの増加は 19 個であり、PbTiO<sub>3</sub> 膜のダストの増加は 18 個であり、(PbLa)TiO<sub>3</sub> 膜のダストの増加は 33 個であり、Pb(ZrTi)O<sub>3</sub> 膜のダストの増加は 22 個であり、(PbLa)(ZrTi)O<sub>3</sub> 膜のダストの増加は 30 個であり、Ta<sub>2</sub>O<sub>5</sub> 膜のダストの増加は 40 個であった。

【0084】実施例 8 ~ 14 の結果から明らかなように、いずれのセラミックターゲット材を用いた場合も成膜中は異常放電はなく安定したプラズマ状態が得られ、成膜された各膜の膜厚も再現性があり、安定した成膜速度が得られた。

【0085】また、基板上に成膜された各膜中のダストの増加量はいずれも 10 ~ 40 個程度と低いレベルであった。

【0086】実施例 15  
防着板 7 を厚さ 2mm のステンレス材 (SUS304) で作製し、図 1 とは異なり、アース電位にするための端子部 (10mm×10mm) を除くすべての面に溶射法により厚さ 50 μm の Al<sub>2</sub>O<sub>3</sub> (酸化アルミニウム) の絶縁性セラミックス膜を形成した。また、アースシールド 6 も図 1 とは異なり、アース電位の真空チャンバー 2 に絶縁板 16 を介さず直接取り付けアース電位とし、真空チャンバー 2 に接する面以外のすべての面に Al<sub>2</sub>O<sub>3</sub> (酸化アルミニウム) を 50 μm 溶射した以外は、前記実施例 1 と同様の方法で RF スパッタリングを行って、基板上に SrTiO<sub>3</sub> 膜を形成した。

【0087】そして、成膜中の放電状態および防着板表面、アースシールド表面、ガス導入パイプ表面の状態を目視により観察したところ、放電およびプラズマ状態は安定しており、防着板表面、アースシールド表面、ガス導入パイプ表面は特に異常なかった。

【0088】また、基板 8 上に成膜された SrTiO<sub>3</sub>

膜中の大きさ 0.5 μm 以上のダストの数をレーザーダストモニタで測定したところ、大きさ 0.5 μm 以上のダストの増加は 10 個であった。

【0089】なお、上記の実施例では防着板 7 をすべてステンレス材で作製しているが、本発明はこれに限定されるものではなく、導電性材料であればよく、アルミニウムやアルミニウム合金またはチタンやチタン合金で作製してもよい。また、その他の装置部品であるアースシールドやガス導入パイプも導電性材料で作製されていることは言うまでもない。

【0090】

【発明の効果】本発明のスパッタリング装置によるときは、誘電体膜をセラミックターゲットをスパッタリング法にてスパッタして基板上に誘電体膜を成膜する装置において、対向する基板とターゲットの周囲に配置されたアース電位の装置部品のプラズマが存在する空間側の表面が絶縁体層に覆われているので、該絶縁体層にスパッタ膜が堆積し始め、その表面に電荷が蓄積されても、その電荷が作る電界よりも耐圧の高い絶縁体層が既に存在するため、電荷が装置部品のアース電位側へ向って放電しないから、スパッタ膜と絶縁体層を絶縁破壊しないので、粉やダストを発生せず、真空チャンパー内は清浄な雰囲気中で成膜が行える。また、スパッタリング装置の前記装置部品はアース電位であるため絶縁体層をはさんではいるが、その厚さがあまり厚くない場合には、誘電体膜が堆積しても RF 的にアース電位となり得るので、安定したプラズマ放電が得られて、異常放電やダストが極めて少なく、長時間安定した放電が維持出来るスパッタリング装置を提供出来る効果がある。

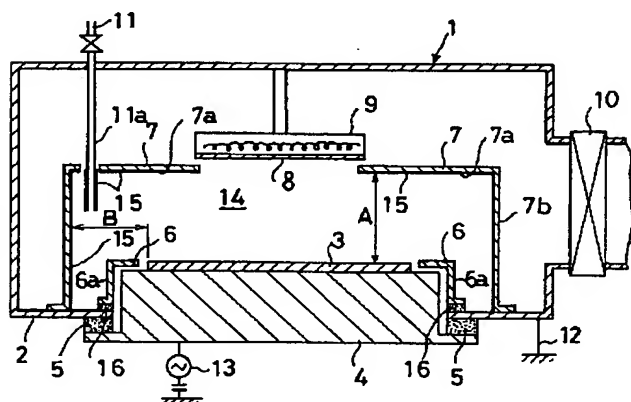
【0091】また、前記装置部品を金属材料とし、かつプラズマが存在する空間側の表面の前記絶縁体を CVD 法、PVD 法、スパッタ法、塗布法、または溶射法により 0.1 μm ~ 5000 μm の厚さにコーティングした Al<sub>2</sub>O<sub>3</sub>、TiO<sub>2</sub>、SiO<sub>2</sub>、ZrO<sub>2</sub>、MgO、B<sub>2</sub>C から成る絶縁性セラミックス膜のいずれかとするとき、金属材料がアース電位として、また、コーティングしたこれらの膜が絶縁体層として働くので、異常放電やダストが極めて少なく、安定したプラズマ放電が得られる。

【0092】本発明の誘電体膜の成膜方法によるときは、前記装置部品のプラズマが存在する空間側の表面を絶縁体層で被覆したスパッタリング装置を用いて、セラミックターゲットをスパッタリング法にてスパッタして基板上に誘電体膜を成膜するようにしたので、該絶縁体層にスパッタ膜が堆積し始め、その表面に電荷が蓄積されても、その電荷が作る電界よりも耐圧の高い絶縁体層が既に存在するため、電荷が装置部品のアース電位側へ向って放電しないから、スパッタ膜と絶縁体層を絶縁破壊しないので、粉やダストを発生せず、真空チャンパー内は清浄な雰囲気中で成膜を行え、また、スパッタリング装置の前記装置部品はアース電位であるため絶縁体層

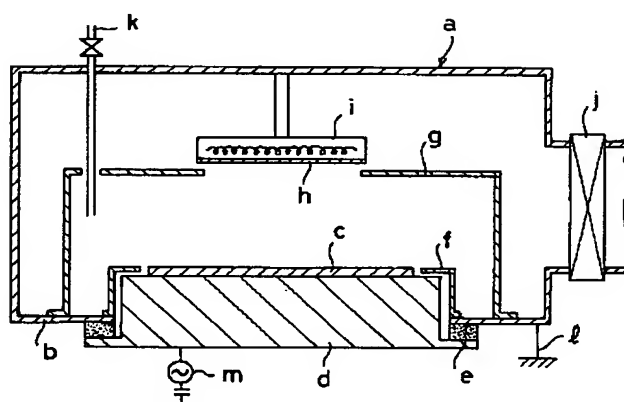
をはさんではいるが、その厚さがあまり厚くない場合には、誘電体膜が堆積しても R F 的にはアース電位となり得るので、長時間安定した放電が維持出来るので、異常放電やダストが極めて少なく、安定したプラズマ放電が得られて基板上に誘電体膜を極めて容易に成膜する効果がある。

【0093】また、前記装置部品を金属材料とし、かつプラズマが存在する空間側の表面の前記絶縁体を CVD 法、PVD 法、スパッタ法、塗布法、または溶射法により  $0.1 \mu\text{m} \sim 5000 \mu\text{m}$  の厚さにコーティングした  $\text{Al}_2\text{O}_3$ 、 $\text{TiO}_2$ 、 $\text{SiO}_2$ 、 $\text{ZrO}_2$ 、 $\text{MgO}$ 、 $\text{B}_2\text{C}$  から成る絶縁性セラミックス膜のいずれかとするとき、金属材料がアース電位として、また、コーティングしたこれらの膜が絶縁体層として働くので、異常放電やダストが極めて少なく、安定したプラズマ放電が得られる。

【図 1】



【図 2】



フロントページの続き

(72)発明者 鄭 紅▲こう▼

千葉県山武郡山武町横田523 日本真空技術株式会社千葉超材料研究所内

(72)発明者 石川 道夫

千葉県山武郡山武町横田523 日本真空技術株式会社千葉超材料研究所内